

日 本 国 特 許 庁
JAPAN PATENT OFFICE

jc997 U.S. PTO
10/053897
01/24/02

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2001年 9月19日

出 願 番 号

Application Number:

特願2001-284537

出 願 人

Applicant(s):

沖電気工業株式会社

SUTO

1-24-02

32014-177530



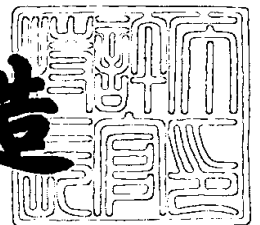
26694

PATENT TRADEMARK OFFICE

2001年10月19日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3092589

【書類名】 特許願

【整理番号】 FJ000129

【提出日】 平成13年 9月19日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 1/04

【発明の名称】 変調度偏移補正機能を有する変調装置

【請求項の数】 4

【発明者】

 【住所又は居所】 東京都港区虎ノ門1丁目7番12号 沖電気工業株式会社
社内

 【氏名】 須藤 和雄

【特許出願人】

 【識別番号】 000000295

 【氏名又は名称】 沖電気工業株式会社

【代理人】

 【識別番号】 100079119

 【弁理士】

 【氏名又は名称】 藤村 元彦

【手数料の表示】

 【予納台帳番号】 016469

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9801889

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 変調度偏移補正機能を有する変調装置

【特許請求の範囲】

【請求項 1】 搬送波信号の周波数を決定する位相同期ループ回路と、前記位相同期ループ回路の制御出力電圧が印加される第 1 の電圧制御リアクタンス素子と、変調信号が印加される第 2 の電圧制御リアクタンス素子と、前記第 1 及び前記第 2 の電圧制御リアクタンス素子を共振回路の一部とする電圧制御発振回路とを含む変調装置であって、

前記位相同期ループ回路の制御出力電圧に応じて、その利得が変化する可変利得増幅回路をさらに含み、

前記変調信号は、前記可変利得増幅回路を経て前記第 2 の電圧制御リアクタンス素子に印加されることを特徴とする変調装置。

【請求項 2】 搬送波信号の周波数を決定する位相同期ループ回路と、前記位相同期ループ回路の制御出力電圧が印加される第 1 の電圧制御リアクタンス素子と、変調信号が印加される第 2 の電圧制御リアクタンス素子と、前記第 1 及び前記第 2 の電圧制御リアクタンス素子を共振回路の一部とする電圧制御発振回路とを含む変調装置であって、

前記位相同期ループ回路に含まれる分周回路に設定された分周比に応じて、その利得が変化する可変利得増幅回路をさらに含み、

前記変調信号は、前記可変利得増幅回路を経て前記第 2 の電圧制御リアクタンス素子に印加されることを特徴とする変調装置。

【請求項 3】 搬送波信号の周波数を決定する位相同期ループ回路と、前記位相同期ループ回路の制御出力電圧が印加される第 1 の電圧制御リアクタンス素子と、変調信号が印加される第 2 の電圧制御リアクタンス素子と、前記第 1 及び前記第 2 の電圧制御リアクタンス素子を共振回路の一部とする電圧制御発振回路とを含む変調装置であって、

少なくとも 1 つの電圧制御リアクタンス素子から成る電圧制御リアクタンス素子群と、

前記電圧制御リアクタンス素子群に含まれる各々の電圧制御リアクタンス素子

を自在に組み合わせて、これを前記第 2 の電圧制御リアクタンス素子に付加接続する接続選択回路と、

前記位相同期ループ回路の制御出力電圧に応じて、前記接続選択回路の制御を為す選択制御回路と、をさらに含むことを特徴とする変調装置。

【請求項 4】 搬送波信号の周波数を決定する位相同期ループ回路と、前記位相同期ループ回路の制御出力電圧が印加される第 1 の電圧制御リアクタンス素子と、変調信号が印加される第 2 の電圧制御リアクタンス素子と、前記第 1 及び前記第 2 の電圧制御リアクタンス素子を共振回路の一部とする電圧制御発振回路とを含む変調装置であって、

少なくとも 1 つの電圧制御リアクタンス素子から成る電圧制御リアクタンス素子群と、

該電圧制御リアクタンス素子群に含まれる各々の電圧制御リアクタンス素子を自在に組み合わせて、前記第 2 の電圧制御リアクタンス素子に付加接続する接続選択回路と、

前記位相同期ループ回路に含まれる分周回路に設定された分周比に応じて、前記接続選択回路の制御を為す選択制御回路と、をさらに含むことを特徴とする変調装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、無線通信機器に装備される変調装置に関する。

【0002】

【従来の技術】

従来、いわゆる直接変調方式による変調装置は、一般に図 1 に示すような構成となっている。ここで直接変調方式とは、例えばデータパルス列などの変調信号を、変調装置を構成する電圧制御発振 (Voltage Controlled Oscillator ; 以下、単に“VCO”と称する) 回路 (2) に含まれる共振回路内の電圧制御リアクタンス素子に直接に印加して周波数変調や位相変調を行う方式を言う。

【0003】

このような変調装置においては、図1に示す如く、VCO回路(2)に含まれる共振回路が、例えばバラクタダイオードなどの電圧制御リアクタンス素子を2組有している。そして、1組のバラクタダイオードVD1には、直流バイアス電圧として、搬送波周波数設定用の位相同期ループ(Phase-Locked Loop; 以下、単に“PLL”と称する)回路(1)からの制御出力電圧が印加され、他の1組のバラクタダイオードVD2には、直流バイアス電圧として変調信号(3)が直接に印加される。

【0004】

一般に、図1に示すような変調装置における変調度は、

$$\text{変調度} = \text{周波数偏差} / (\text{変調信号データ速度} / 2) \quad \cdots (1)$$

として定義される。因みに、(1)式の分母は、変調信号の周波数を示すものである。

一方、(1)式の分子である周波数偏差は、

$$\Delta C2 / (C1 + C2) \quad \cdots (2)$$

なる計算式によって導かれる値によって影響を受ける。(2)式において、C1及びC2は、バラクタダイオードVD1及びVD2の各直列枝の静電容量を表し、 $\Delta C2$ は静電容量C2の容量変動値を示している。

【0005】

ところで、図1の変調装置における搬送波周波数の設定を変えた場合、当然、搬送波設定用のバラクタダイオードVD1の容量値C1は、PLL(1)からの制御出力電圧に追従して変化する。これに対し、直接変調用のバラクタダイオードVD2の容量値C2は、変調信号である送信データのマーク率に比例してほぼ一定である。

【0006】

例えば、搬送波周波数を高くした場合、PLL(1)からの制御出力電圧も増加してバラクタダイオードVD1の容量値C1は減少する。何故ならバラクタダイオードは、印加される直流バイアス電圧でPN接合面に生ずる空乏層の厚みを制御して可変リアクタンス特性を実現するものである。従って、直流バイアス電圧が増加すればPN接合面における逆方向電界が強まって空乏層が拡がり、これ

によって空乏層を利用した静電容量の値 C_1 も減少することになる。一方、前述の如くバラクタダイオード VD_2 の容量 C_2 は、搬送波信号と直接の関係はなく、その周波数が変化しても容量値は一定である。

【0007】

つまり、搬送波信号の周波数を変化させると、(2)式における C_1 の値が変動してそれに伴い周波数偏差の値も影響を受け、かかる周波数偏差の変化によって(1)式に示す変調度も変動してしまう。一般に、変調装置における変調度は、搬送波信号に対する変調信号の変調の深さを示すものである。従って、変調度の値が変化すると、変調装置の出力信号である変調を施された搬送波信号の占有周波数帯域や周波数スペクトラムの分布が変動し、受信機側における復調処理が円滑に行えなくなるおそれがある。

【0008】

【発明が解決しようとする課題】

本発明は、かかる欠点を解消するためになされたものであり、搬送波信号の周波数が変化した場合であっても、変調度の偏移を補正する機能を有する変調装置を提供する。

【0009】

【課題を解決するための手段】

本発明は、搬送波信号の周波数を決定する位相同期ループ回路と、前記位相同期ループ回路の制御出力電圧が印加される第1の電圧制御リアクタンス素子と、変調信号が印加される第2の電圧制御リアクタンス素子と、前記第1及び前記第2の電圧制御リアクタンス素子を共振回路の一部とする電圧制御発振回路とを含む変調装置であって、

前記位相同期ループ回路の制御出力電圧に応じて、或いは、前記位相同期ループ回路に含まれる分周回路に設定された分周比に応じて、その利得が変化する可変利得増幅回路をさらに含み、

前記変調信号は、前記可変利得増幅回路を経て前記第2の電圧制御リアクタンス素子に印加されることを特徴とする。

【0010】

また、本発明は、搬送波信号の周波数を決定する位相同期ループ回路と、前記位相同期ループ回路の制御出力電圧が印加される第 1 の電圧制御リアクタンス素子と、変調信号が印加される第 2 の電圧制御リアクタンス素子と、前記第 1 及び前記第 2 の電圧制御リアクタンス素子を共振回路の一部とする電圧制御発振回路とを含む変調装置であって、

少なくとも 1 つの電圧制御リアクタンス素子から成る電圧制御リアクタンス素子群と、前記電圧制御リアクタンス素子群に含まれる各々の電圧制御リアクタンス素子を自在に組み合わせて、これを前記第 2 の電圧制御リアクタンス素子に付加接続する接続選択回路と、前記位相同期ループ回路の制御出力電圧に応じて、或いは、前記位相同期ループ回路に含まれる分周回路に設定された分周比に応じて、前記接続選択回路の制御を為す選択制御回路と、をさらに含むことを特徴とする。

【 0 0 1 1 】

【発明の実施の形態】

図 2 は、本発明による第 1 の実施例である変調装置を表すブロック図である。以下、図 2 に従って本実施例に基づく変調装置の構成を説明する。

まず、本実施例に基づく変調装置は、主に PLL 回路（10）、VCO 回路（20）、可変利得増幅（以下、単に“AGC”と称する）回路（40）、及び変調信号源（30）から構成されている。なお、本装置における変調信号（送信信号）は、例えばデータパルス列などのデジタルデータであり、本装置以外の他のデータ端末装置から供給されるものであるため変調信号源（30）についての説明は省略する。

【 0 0 1 2 】

PLL 回路（10）は、図 2 に示す変調装置における搬送波信号の周波数を決定するための PLL 回路である。同回路は、主に基準周波数発振器（11）、分周器（12）、位相・周波数コンパレータ（以下、単に“コンパレータ”と称する）（13）、及びループフィルタ（14）から構成されている。基準周波数発振器（11）は、例えば、水晶素子やセラミック素子などの振動子を発振源として用いた高精度及び高安定度の発振器であり、搬送波信号周波数の基準となる基

準周波数信号を生成する。分周器（１２）は、後述するＶＣＯ回路（２０）からの変調出力信号の周波数を、上記の基準周波数と同じ周波数まで低下させる分周回路であり、例えばダウンカウンタ回路やフリップフロップの従属接続回路によって構成されている。なお、分周器（１２）における分周比； $1/N$ は、所望する搬送波信号の周波数に応じて、使用者が変調装置の外部から任意に設定し得るものとする。コンパレータ（１３）は、基準周波数発振器（１１）からの基準周波数信号と、分周器（１２）からの出力信号との周波数及び位相を比較するコンパレータ回路である。ループフィルタ（１４）は、例えばバターワース(Butterworth)特性や、チェビシェフ(Chebyshev)特性などの伝達関数特性を有する低域通過フィルタであり、コンパレータ（１３）の出力信号から高周波成分をカットするものである。

【 0 0 1 3 】

ＶＣＯ回路（２０）は、主に、バラクタダイオードＶＤ１（以下、単に“ＶＤ１”と称する）（２１）、バラクタダイオードＶＤ２（以下、単に“ＶＤ２”と称する）（２２）、及びインダクタンス素子（２４）からなる共振回路と、高周波発振器（２５）とから構成されている。因みに、ＶＤ１（２１）の直列枝が示す静電容量Ｃ１と、ＶＤ２（２２）の直列枝が示す静電容量Ｃ２、及びインダクタンス素子（２４）のインダクタンスＬによってＶＣＯ回路（２０）の発振周波数が決定される。また、高周波発振器（２５）は、例えば、ハートレ回路やコルピッツ回路、或いはマルチバイブレータ型回路から成る高周波発振回路であり、上記の共振回路と協働して搬送波信号周波数帯域の発振動作を行う。

【 0 0 1 4 】

なお、ＶＣＯ回路（２０）の共振回路に含まれるバラクタダイオード回路の構成は、図２に示す形態に限定されるものではなく、例えば図３に示す様な構成としても良い。因みに、同図におけるキャパシタＣは、直流バイアス電圧をカットするためのものであり回路動作と直接の関係はない。

ＡＧＣ回路（４０）は、可変利得増幅回路であり、その利得制御端子には、ＰＬＬ回路（１０）のループフィルタ（１４）からの制御出力電圧が印加される。また、変調信号源（３０）からの変調信号（送信信号）は、ＡＧＣ回路（４０）

で増幅された後、VCO回路(20)内のVD2(22)に直流バイアス電圧として印加される。

【0015】

次に、本実施例における動作を図2のブロック図に基づいて説明する。

VCO回路(20)の出力である変調を施された搬送波信号は、図2に示す変調装置から、例えば送信用電力増幅装置の前置励振増幅回路(図示せず)へ出力されると共に、その一部がPLL回路(10)内の分周器(12)へ分岐供給される。PLL回路(10)の内部では、分周器(12)で分周された搬送波信号と、基準周波数発振器(11)からの基準周波数信号とがコンパレータ(13)に供給され、両者の周波数及び位相が比較される。コンパレータ(13)は、両者の周波数及び位相が一致した場合は、その出力を所定の値にロックし、両信号の周波数及び位相の間に偏差がある場合は、かかる偏差を是正する方向で出力値の増加或いは減少を図る。コンパレータ(13)の出力は、ループフィルタ(14)に印加され同フィルタによって交流成分が除去された後、直流の制御出力電圧としてVCO回路(20)のVD1(21)に供給される。図2に示す変調装置において搬送波信号の周波数の値は、かかる帰還ループの作用によって所定の設定値に維持されるわけである。なお、搬送波信号周波数の設定を変更する場合は、前述の如く、分周器(12)にセットする分周比を所望の値に変更すればよい。

【0016】

本実施例においては、PLL回路(10)からの制御電圧出力は、VCO回路(20)内のVD1(21)に直流バイアス電圧として供給されるだけでなく、AGC回路(40)の利得制御端子にも並行して供給される。ところで、AGC回路(40)の利得は、その利得制御端子に印加される制御電圧によって図4(a)に示すような特性を示す。一方、PLL回路(10)においては、搬送波信号の周波数と、その制御出力電圧との間に図4(b)に示すような関係が存在する。これは、前述した如く、VD1(21)へ印加される直流バイアス電圧の値が高まれば、バラクタダイオードのPN接合面における空乏層を利用した静電容量値C1が減少し、VCO回路(20)における発振周波数、即ち変調を施さ

れた搬送波信号の周波数が高まるためである。従って、図 4 (a) 及び図 4 (b) を用いて、A G C 回路 (4 0) の利得と搬送波信号周波数との関係を求めれば図 4 (c) に示すような特性となる。

【0 0 1 7】

つまり、搬送波信号周波数が高まると、A G C 回路 (4 0) の利得が低下して同回路から出力される変調信号の振幅も相対的に減少する。A G C 回路 (4 0) の出力は、V C O 回路 (2 0) における V D 2 (2 2) の直流バイアス電圧となるので、当然バイアス電圧の値も減少し、かかるバイアス電圧の変動によって V D 2 (2 2) の静電容量 C 2 及び容量変動値 $\Delta C 2$ も変化することになる。

【0 0 1 8】

すなわち、本実施例による装置構成によれば、V D 1 (2 1) の静電容量 C 1 が変化した場合、それに追従して V D 2 (2 2) の静電容量 C 2 及び容量変動値 $\Delta C 2$ も変動する。このため、これらの各定数間における関係を適切に設定することにより、搬送波信号周波数の変動に対する (2) 式 ($\Delta C 2 / (C 1 + C 2)$) の値を常に一定に保つことができる。これによって、変調装置の搬送波信号の周波数設定を変更した場合であっても、前述した (1) 式における周波数偏差の値は一定となり、変調装置における変調度を一定に保持することが可能となる。

【0 0 1 9】

本実施例による変調装置の構成は、図 2 に示す形態に限定されるものではなく、例えば図 5 に示す如く、A G C 回路 (4 0) の利得を P L L 回路 (1 0) 内の分周器 (1 2) に設定された分周比 $1/N$ によって可変し得るようにしても良い。つまり、搬送波信号の周波数が高い場合は、これを基準周波数発振器 (1 1) の基準周波数まで低減するのに必要とする分周比は、搬送波信号周波数が低い場合に較べて大きくなる。従って、かかる搬送波周波数の高低による分周比の相異を利用して、例えば、分周器 (1 2) に設定された分周比の値をデジタル／アナログ変換によって適当なアナログ電圧に変換し、これを A G C 回路 (4 0) の利得制御端子に印加することでその利得を可変するようにしても良い。これによって、V D 2 (2 2) の直流バイアス電圧として印加される変調信号の振幅が、

搬送波周波数の高低により制御され、図 2 に示す実施例と同様の効果を得ることができる。

【0020】

次に、本発明による第 2 の実施例について、図 6 に示すブロック図を基に説明を行う。なお、第 2 の実施例の構成要素で、第 1 の実施例と同じ構成要素については同一番号の符号を付しており、記載の冗長を避けるべくかかる要素についての説明は省略する。

図 6 に示す第 2 の実施例では、VCO 回路 (20) 内の共振回路がさらに、C3 なる静電容量を有するバラクタダイオード VD3 (以下、単に“VD3”と称する) (23) の直列枝を有している。また、第 1 の実施例における AGC 回路 (40) に代わり、選択切換回路 (50) が設けられている。選択切換回路 (50) は、その切換制御端子に印加された電圧値によって、内蔵する切換回路が予め定められた切換動作を為す一種のスイッチ回路である。図 6 に示す如く、選択切換回路 (50) の入力の変調信号であり、その出力は VCO 回路 (20) 内の VD2 及び VD3 に接続されている。

【0021】

以下に、図 6 に示す第 2 の実施例における動作を説明する。但し、動作中において第 1 の実施例と共通する部分についての説明は割愛する。

本実施例では、PLL 回路 (10) からの制御出力電圧は、VCO 回路 (20) 内の VD1 (21) に直流バイアス電圧として供給されると共に、選択切換回路 (50) の切換制御端子にも供給される。選択切換回路 (50) では、かかる制御電圧の大きさに応じて内部に有する各スイッチ回路の動作を決定する。例えば、該電圧が高いときは選択切換回路 (50) 内のスイッチ (SW1) のみを ON とし、該電圧が低いときは選択切換回路 (50) 内のスイッチ (SW1) 及びスイッチ (SW2) を共に ON とする。これらの切換処理を行うことによって、直接変調用のバラクタダイオードの静電容量は、C2 のみ或いは C2 + C3 の並列接続と変化する。従って、搬送波周波数の設定変更により搬送波周波数決定用の VD1 の静電容量 C1 が変化しても、それに追従して直接変調用のバラクタダイオードの静電容量も変化するため、周波数偏差に影響を与える上記 (2) 式の

変動幅を抑えることができる。その結果、変調装置における搬送波信号周波数の設定の変更に伴う変調度の変化を抑えることが可能となる。

【 0 0 2 2 】

本実施例による変調装置の構成は、図 6 に示す形態に限定されるものではなく、例えば図 7 に示す如く、選択切換回路 (5 0) 内の各スイッチの切換を PLL 回路 (1 0) 内の分周器 (1 2) に設定された分周比 $1/N$ の値によって制御し得るようにしても良い。つまり、搬送波信号の周波数が高い場合は、これを基準周波数周波数発振器 (1 1) の基準周波数まで低減するのに要する分周比は、搬送波信号周波数が低い場合に較べて大きくなる。従って、かかる設定された分周比の値を、例えばデジタル／アナログ変換によって適当なアナログ電圧に変換し、これを選択切換回路 (5 0) の切換制御端子に印加することでスイッチの切換を制御しても良い。これによって、直接変調用に供されるバラクタダイオードの並列接続容量が可変でき、図 6 に示す実施例と同様の効果を得ることが可能となる。

【 0 0 2 3 】

また、第 2 の実施例におけるバラクタダイオードの使用数は、図 6 及び図 7 に示す構成に限定されるものではなく、VCO 回路 (2 0) 内の共振回路におけるバラクタダイオードの直列枝及び、選択切換回路 (5 0) 内のスイッチ回路を 2 以上に増やし、搬送波周波数の変化に伴う変調度偏移の補正をさらに細かく行うようにしても良い。

【 0 0 2 4 】

本実施例によれば、分割したバラクタダイオードをスイッチ切換によって、任意に接続して直接変調用のバラクタダイオードの静電容量を形成し得るため、搬送周波数を変化させたときの変調度を、容易に一定範囲内に抑えることが可能となる。

【 0 0 2 5 】

【 発明の効果 】

以上詳述した如く、本発明によれば、直接変調方式を用いた変調装置において搬送波信号の周波数設定を変更した場合の変調度偏移を補正して、これを一定値

に維持する変調装置を提供することができる。

【図面の簡単な説明】

【図 1】

従来の直接変調方式による変調装置の構成を示すブロック図である。

【図 2】

本発明による第 1 の実施例である変調装置の構成を示すブロック図である。

【図 3】

図 2 の変調装置における他の共振回路の構成を示す回路図である。

【図 4】

図 1 の変調装置における、搬送波信号周波数、VCO 回路制御出力電圧、及び AGC 回路利得の各々の関係を表す特性図である。

【図 5】

図 1 に示す変調装置の変形実施例の構成を示すブロック図である。

【図 6】

本発明による第 2 の実施例である変調装置の構成を示すブロック図である。

【図 7】

図 6 に示す変調装置の変形実施例の構成を示すブロック図である。

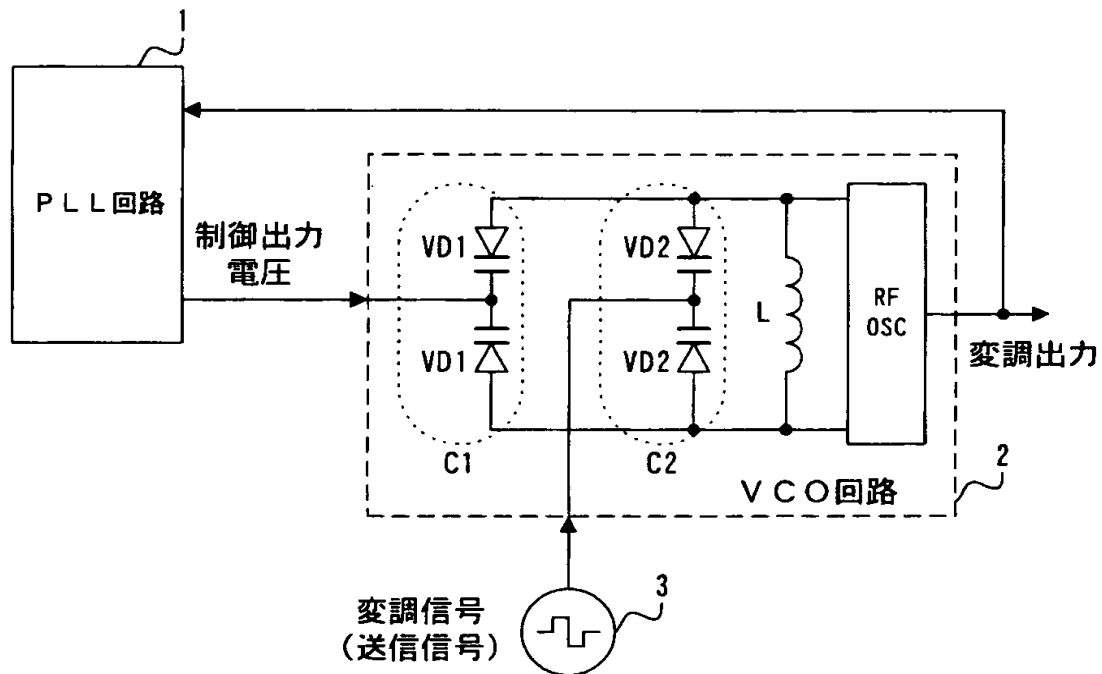
【符号の説明】

- 1 0 位相同期ループ (PLL) 回路
- 1 1 基準周波数発振器
- 1 2 分周器
- 1 3 位相・周波数コンパレータ
- 1 4 ループフィルタ
- 2 0 電圧制御発振 (VCO) 回路
- 2 1 バラクタダイオード VD 1
- 2 2 バラクタダイオード VD 2
- 2 3 バラクタダイオード VD 3
- 2 4 インダクタンス素子
- 2 5 高周波発振器

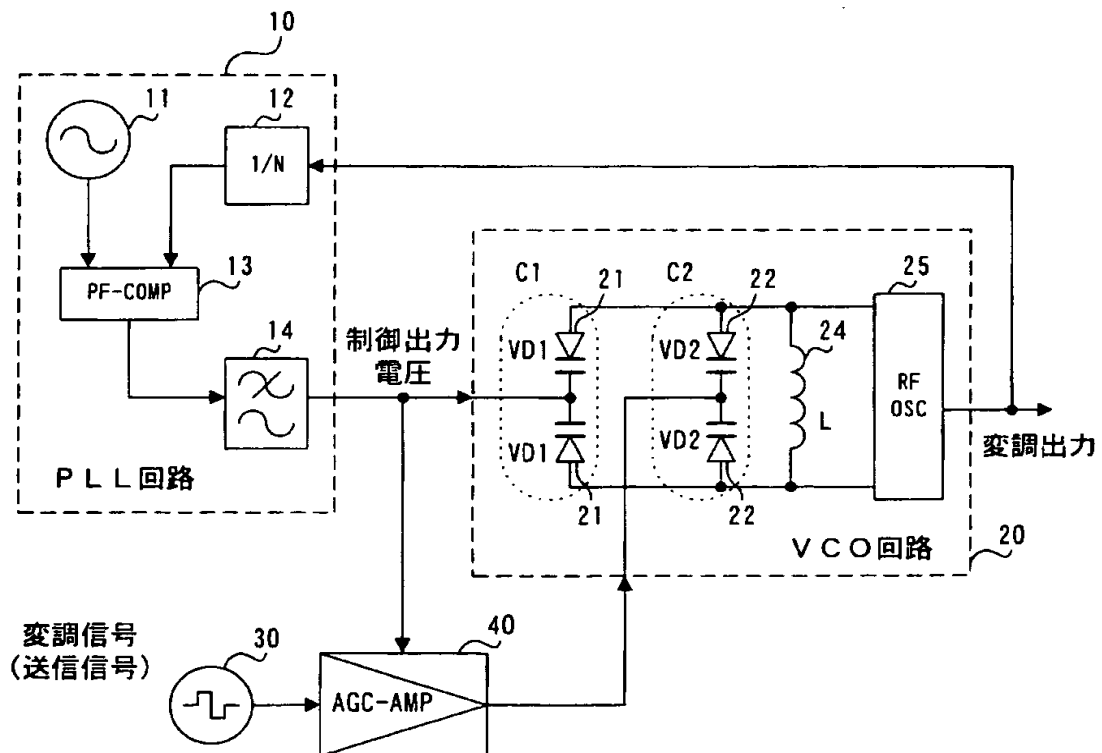
- 3 0 変調信号（送信信号）源
- 4 0 可変利得増幅回路（A G C）回路
- 5 0 選択切換回路

【書類名】 図面

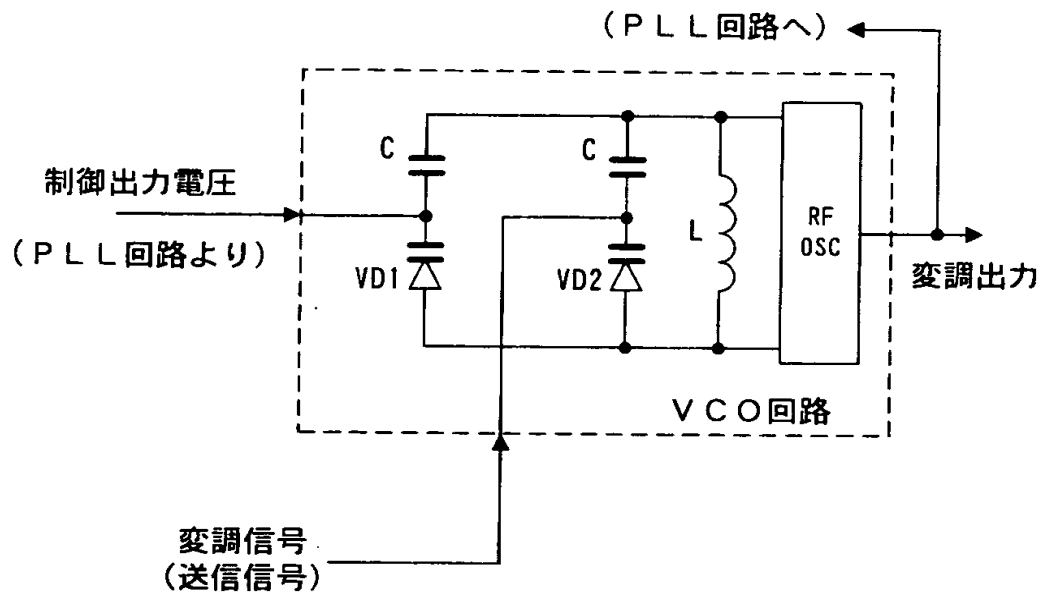
【図 1】



【図 2】

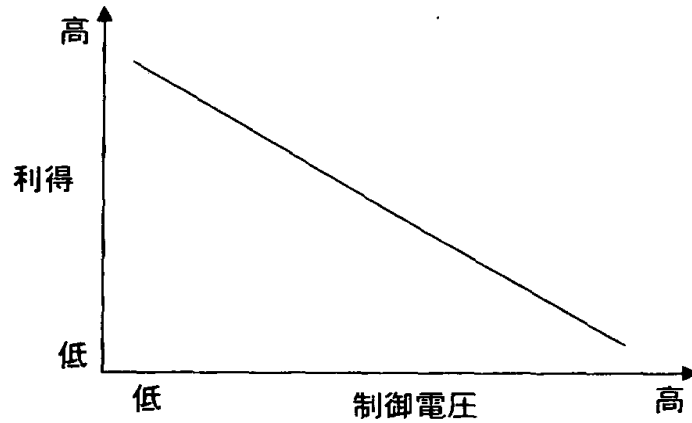


【図 3】

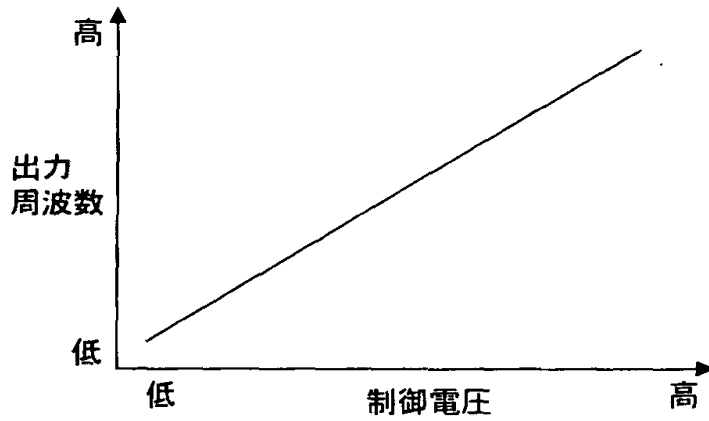


【図 4】

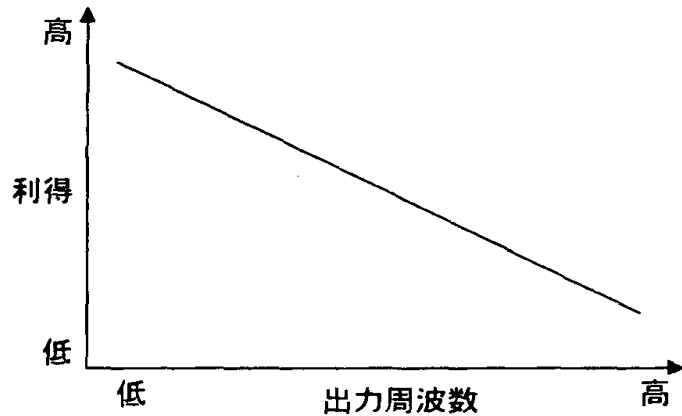
(a) A G C回路における、利得－制御電圧特性



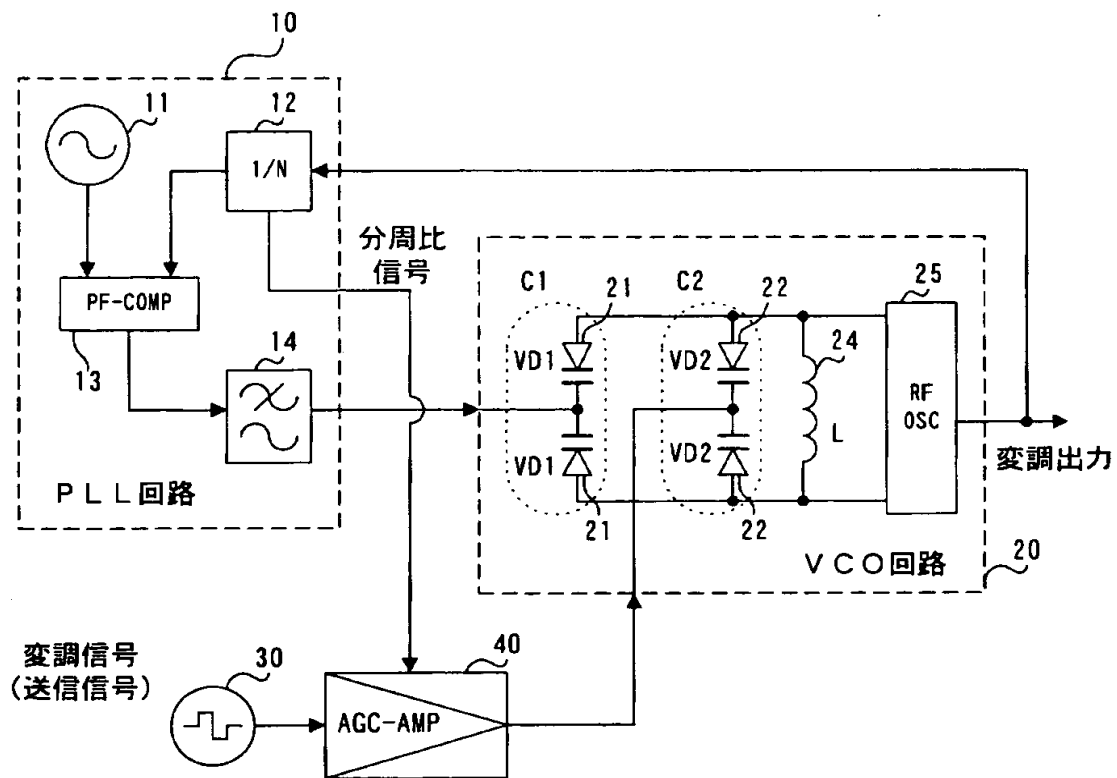
(b) V C O回路における、出力周波数－制御電圧特性



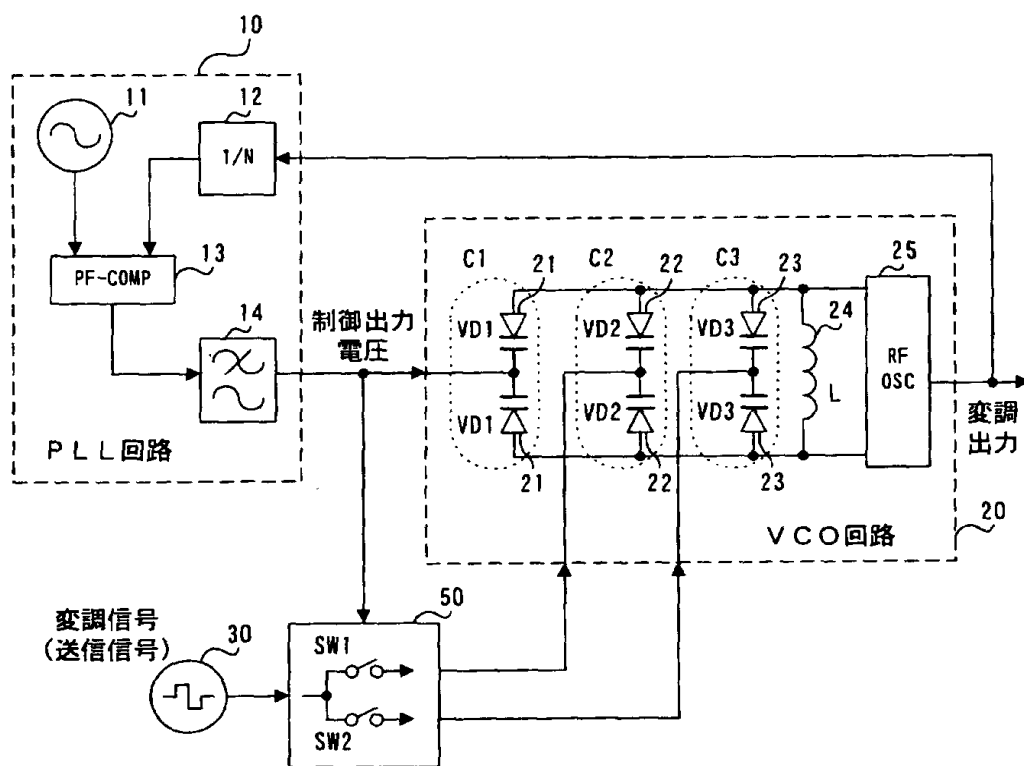
(c) A G C回路の利得とV C O回路における出力周波数特性



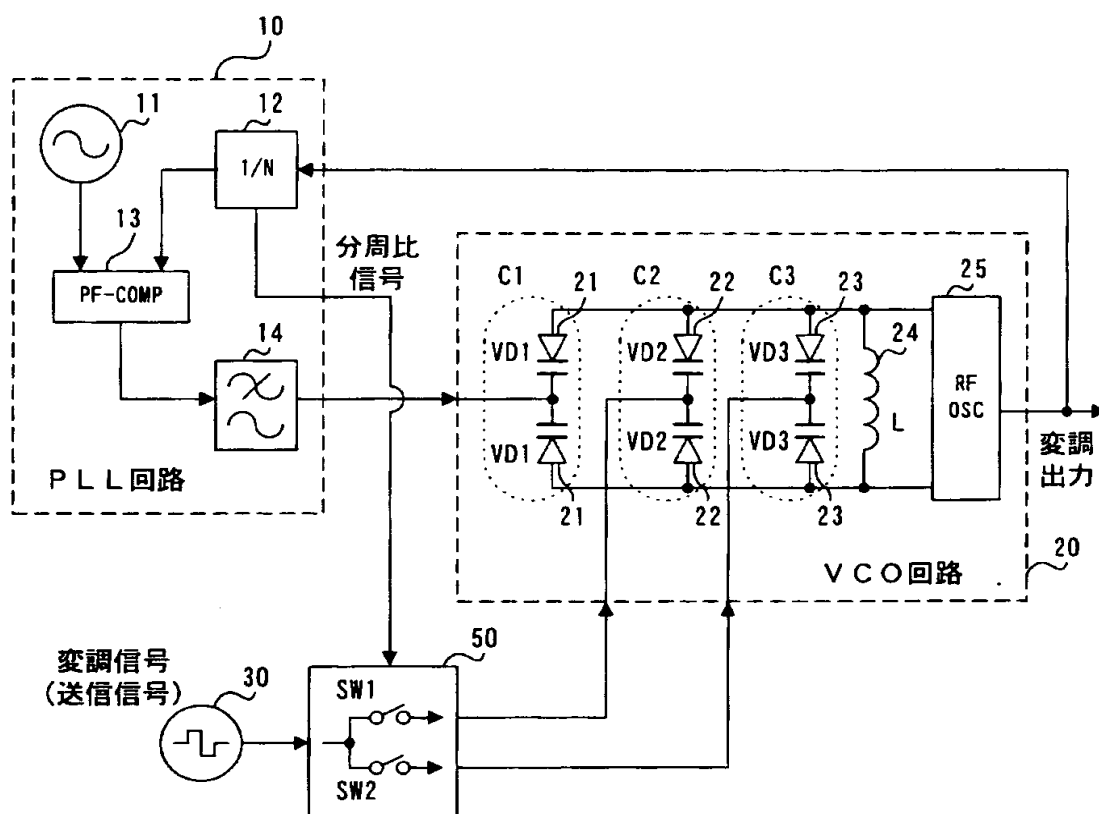
【図 5】



【図 6】



【圖 7】



【書類名】 要約書

【要約】

【課題】 搬送波信号の周波数変更に伴う変調度の偏移を是正する変調装置の提供を目的とする。

【解決手段】 直接変調方式の変調装置において、搬送波信号の周波数を決定するPLLループの制御出力電圧によって、変調信号が通過する可変利得増幅器の利得を制御する。また、PLL回路内の分周器に設定された分周比を以て前記可変利得増幅器の利得を制御しても良い。さらに、前記制御出力電圧又は分周比を以て、VCO回路内の共振回路に含まれる直接変調用バラクタダイオードの接続数を可変するようにしても良い。

【選択図】 図2

出 願 人 履 歴 情 報

識別番号 [000000295]

1. 変更年月日 1990年 8月22日
[変更理由] 新規登録
住 所 東京都港区虎ノ門1丁目7番12号
氏 名 沖電気工業株式会社